


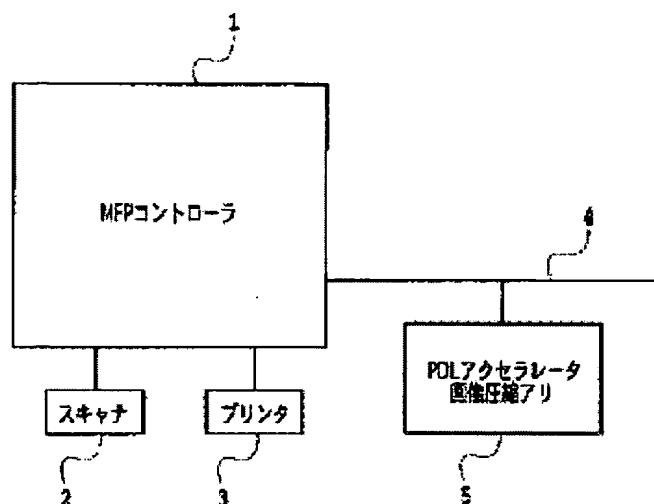
A3

**MULTIFUNCTION PERIPHERAL APPARATUS, EXTERNAL CONTROLLER FOR THE SAME, AND THEIR CONTROL METHOD**

**Patent number:** JP2003087459  
**Publication date:** 2003-03-20  
**Inventor:** TAKAYAMA MAKOTO; OZAKI HIDENORI  
**Applicant:** CANON INC  
**Classification:**  
- **international:** H04N1/00; G06F3/12  
- **european:**  
**Application number:** JP20020134695 20020509  
**Priority number(s):**

**Also published as:** US2003002076 (A1)**Abstract of JP2003087459**

**PROBLEM TO BE SOLVED:** To efficiently execute processing of PDL print at a high-speed.  
**SOLUTION:** In an external print controller added to an MFP (Multifunction Peripheral Apparatus), bit map data obtained by analyzing and developing received PDL (Page Description Language) data are once compressed and, subsequently, transferred via a PCI (Peripheral Component Interconnect) bus. In the compressed bit map data, the data in a compressed state is stored onto an HD in the MFP as it is. The compressed bit map data are read out from the HD, decompressed, and sent to a printer unit. An external print controller receives PDL data from the MFP or directly from a network to execute PDL data processing.



---

Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号  
特開2003-87459  
(P2003-87459A)

(43)公開日 平成15年3月20日(2003.3.20)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
H 0 4 N 1/00		H 0 4 N 1/00	C 5 B 0 2 1
G 0 6 F 3/12		G 0 6 F 3/12	A 5 C 0 6 2

審査請求 未請求 請求項の数12 O L (全 12 頁)

(21)出願番号	特願2002-134695(P2002-134695)
(22)出願日	平成14年5月9日(2002.5.9)
(31)優先権主張番号	特願2001-195394(P2001-195394)
(32)優先日	平成13年6月27日(2001.6.27)
(33)優先権主張国	日本(J P)

(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(72)発明者	高山 眞 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
(72)発明者	尾崎 英礼 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
(74)代理人	100077481 弁理士 谷 義一 (外1名)

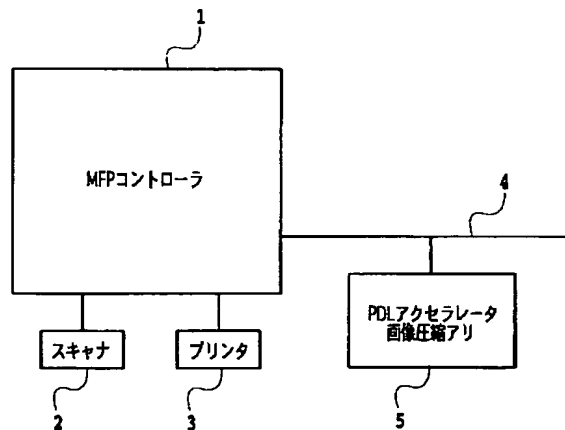
最終頁に続く

(54)【発明の名称】 マルチ・ファンクション周辺装置、該装置用外部コントローラ、およびこれらの制御方法

(57)【要約】

【課題】 PDLプリントの処理を効率的に高速に実行すること。

【解決手段】 MFPに付加された外部プリント・コントローラにおいて、受信したPDLデータを解析して展開したビットマップ・データを、一旦圧縮してから、P C Iバスを介して転送するようにした。そして、圧縮されたビットマップ・データをMFP内部においてHDにそのままの圧縮された状態のデータを格納し、HDから圧縮されたビットマップ・データを読み出し、伸張してプリンタ部に送る。外部プリント・コントローラは、MFPから、あるいは、直接、ネットワークからのPDLデータを受信し、PDLデータ処理を実行する。



## 【特許請求の範囲】

【請求項1】 スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置において、

さらに、前記メイン・コントローラにバス接続され、プリント機能における信号処理を行う外部プリント・コントローラを備え、

前記外部プリント・コントローラは、内部の信号処理において展開したビットマップ画像データを圧縮して、圧縮したビットマップ画像データを前記メイン・コントローラに、前記バス接続を介して転送し、

前記メイン・コントローラは、前記外部プリント・コントローラから前記圧縮したビットマップ画像データを受けてこれを伸張し、圧縮解除されたビットマップ画像データに基づいて前記プリンタ部を制御することを特徴とするマルチ・ファンクション周辺装置。

【請求項2】 前記メイン・コントローラは内部に、信号を圧縮し、そして圧縮された信号を伸張する機能部を備え、前記外部プリント・コントローラは前記メイン・コントローラと同様の構成であることを特徴とする請求項1に記載のマルチ・ファンクション周辺装置。

【請求項3】 前記メイン・コントローラは内部に、ネットワークと接続するネットワーク・インターフェース部を備え、前記外部プリント・コントローラは前記メイン・コントローラと同様の構成であることを特徴とする請求項1に記載のマルチ・ファンクション周辺装置。

【請求項4】 スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置に付加される外部プリント・コントローラであって、

前記外部プリント・コントローラは、前記メイン・コントローラにバス接続され、プリント機能における信号処理において展開したビットマップ画像データを圧縮して、圧縮したビットマップ画像データを前記メイン・コントローラに、前記バス接続を介して転送することを特徴とする外部プリント・コントローラ。

【請求項5】 信号を圧縮し、そして圧縮された信号を伸張する機能部を備えた前記メイン・コントローラと同様の構成を、前記外部プリント・コントローラは備えることを特徴とする請求項4に記載の外部プリント・コントローラ。

【請求項6】 スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置における制御方法であって、

前記マルチ・ファンクション周辺装置は、さらに、前記メイン・コントローラにバス接続され、プリント機能における信号処理を行う外部プリント・コントローラを備え、

前記外部プリント・コントローラは、受けたデータをビットマップ画像データに展開する展開ステップ、前記展開ステップにおいて展開したビットマップ画像データを圧縮する圧縮ステップ、前記圧縮ステップで圧縮したビットマップ画像データを前記メイン・コントローラに前記バス接続を介して転送する転送ステップを備え、

前記メイン・コントローラは、前記外部プリント・コントローラから前記圧縮したビットマップ画像データを受けてこれを伸張する伸張ステップ、前記伸張ステップで圧縮解除されたビットマップ画像データに基づいて前記プリンタ部を制御するプリンタ制御ステップを備えることを特徴とするマルチ・ファンクション周辺装置の制御方法。

【請求項7】 スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置に付加される外部プリント・コントローラにおける信号処理方法であって、

前記外部プリント・コントローラは、受けたデータをビットマップ画像データに展開する展開ステップ、前記展開ステップにおいて展開したビットマップ画像データを圧縮する圧縮ステップ、前記圧縮ステップで圧縮したビットマップ画像データを前記メイン・コントローラに前記バス接続を介して転送する転送ステップを備えることを特徴とする外部プリント・コントローラの信号処理方法。

【請求項8】 前記外部プリント・コントローラは、さらにネットワークからデータを受ける受信ステップを備え、前記展開ステップは前記受信ステップで受信したデータに対して実行されることを特徴とする請求項7に記載の外部プリント・コントローラの信号処理方法。

【請求項9】 スキャナ、プリンタ、ネットワークに接続可能なコントローラであって、

前記スキャナから入力される第1ビットマップ画像データを圧縮する第1圧縮回路と、

前記ネットワークから受信したPDLコードを第2ビットマップ画像データに変換する変換部と、

前記変換部が出力する第2ビットマップ画像データを圧縮する第2圧縮回路と、

前記第1圧縮回路で圧縮された第1ビットマップ画像データをストレージ装置に書き込み、前記ストレージ装置から圧縮された第1ビットマップ画像データを読み出す第1アクセス手段と、

前記第2圧縮回路で圧縮された第2ビットマップ画像データを前記ストレージ装置に書き込み、前記ストレージ

装置から圧縮された第2ビットマップ画像データを伸張回路に供給すべく読み出す第2アクセス手段と、前記第1アクセス手段による前記ストレージ装置へのアクセス中に、前記第2アクセス手段による前記ストレージ装置への書き込み処理を割り込み実行する制御手段とを備えることを特徴とするコントローラ。

【請求項10】 前記制御手段は、第Nページの第2ビットマップ画像データを前記ストレージ装置から読み出し後、後第N+1ページの第2ビットマップ画像データの書き込みを開始する前に、第2アクセス手段による前記ストレージ装置への書き込み処理を割り込み実行することを特徴とする請求項9に記載のコントローラ。

【請求項11】 スキャナ、プリンタ、ネットワークに接続可能なコントローラにおける画像処理方法であって、

前記スキャナから入力される第1ビットマップ画像データを第1圧縮回路により圧縮する第1圧縮ステップ、前記ネットワークから受信したPDLコードを変換部により第2ビットマップ・画像データに変換する変換ステップ、

前記変換部が出力する第2ビットマップ画像データを第2圧縮回路により圧縮する第2圧縮ステップ、

前記第1圧縮回路で圧縮された第1ビットマップ画像データをストレージ装置に書き込み、前記ストレージ装置から圧縮された第1ビットマップ画像データを読み出す第1アクセス・ステップ、

前記第2圧縮回路で圧縮された第2ビットマップ画像データを前記ストレージ装置に書き込み、前記ストレージ装置から圧縮された第2ビットマップ画像データを伸張回路に供給すべく読み出す第2アクセス・ステップ、

前記第1アクセス・ステップによる前記ストレージ装置へのアクセス中に、前記第2アクセス・ステップによる前記ストレージ装置への書き込み処理を割り込み実行する制御ステップを備えることを特徴とするコントローラにおける画像処理方法。

【請求項12】 前記制御ステップは、第Nページの第2ビットマップ画像データを前記ストレージ装置から読み出し後、後第N+1ページの第2ビットマップ画像データの書き込みを開始する前に、第2アクセス・ステップによる前記ストレージ装置への書き込み処理を割り込み実行することを特徴とする請求項11に記載のコントローラにおける画像処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マルチ・ファンクション周辺装置、該装置用外部コントローラ、およびこれらの制御方法に関し、より詳細には、コピー機能、プリンタ機能、スキャナ機能等を有するマルチ・ファンクション周辺装置（以下MFPと記載する）に関する。

【0002】

【従来の技術】本発明の属する技術分野における従来例を図2に示す。

【0003】符号1はMFPコントローラ、符号2はスキャナ、符号3はプリンタを示し、これらで、スキャナ機能、プリンタ機能、コピー機能等を有するMFPを構成している。

【0004】MFPコントローラ1のみでは、PDLプリントの処理能力が不足する場合は、PCIバス4を介して、外部にPDLアクセラレータ6を接続し、外部PDLアクセラレータでPDLを解析してビットマップ・データに展開し、展開したビットマップ・データをMFPコントローラ1に戻すことで、PDLプリントの高速化に対応している。

【0005】B/W MFPの従来例の詳細を、図3、図4、図5、図6に示す。

【0006】まず、図4を使用して、従来例におけるコピーの電子ソータの処理フローを説明する。

【0007】UI（ユーザー・インターフェース部）118においてコピー操作が行われると、UIcont117、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、CPU104に、コピー・ジョブが伝えられる（S401）。

【0008】CPU104から、バスSW103、IOバス106、ビデオ入力I/F108、スキャナ画像処理部113を介して、スキャナ2に、スキャンの指示を行う。

【0009】スキャナ2において原稿から読み取った多値画像データは、スキャナ画像処理113に送られて2値の画像に変換され、ビデオ入力I/F108、ビデオ・バス105、バスSW103を介して、RAM101に記憶される（S402）。RAM101に記憶したスキャン画像を、バスSW103、ビデオ・バス105を介して、圧縮／伸張ユニット107で圧縮し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される（S403）。

【0010】RAM101に記憶した圧縮スキャン画像データを、バスSW103、IOバス106、PCIcont112、PCIバス4、HD（ハード・ディスク）cont115を介して、HD116に記憶する（S404）。HD116に記憶した圧縮スキャン画像データを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に記憶される（S405）。

【0011】RAM101に記憶された、HD116から読み込んだ圧縮スキャン画像データは、バスSW103、ビデオ・バス105を介して、圧縮／伸張ユニット107で伸張し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される（S406）。RAM101に記憶された、圧縮／伸張ユニット107で伸張されたビデオ・データは、バスSW103、IOバ

ス106、ビデオ出力I/F109、プリンタ画像処理114を介して、プリンタ3でプリントされる(S407)。

【0012】図5を使用して、ネットワークPDLプリントのフローを説明する。ネットワーク111に接続されたPC(記載せず)からプリントの操作が行われる

(S501)と、PDLプリント・データは、ネットワーク111、LANcont110、IOバス106、バスSW103を介して、RAM101に記憶し、RAM101データをバスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に逐次記憶する(S502)。

【0013】HD116に記憶されたPDLデータを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介してRAM101に取り込み、CPU104の処理によりPDLコードに展開してRAM101に取り込む。

【0014】外部PDLアクセラレータを有する場合は、同時に、RAM101のPDLコードを、バスSW103、IOバス106、PCIcont112、PCIバス4、PDLアクセラレータ5のPCIcont119を介して、RAM121に転送する(S503)。

【0015】PDLアクセラレータ6では、RAM121のPDLコードをCPU120によりビットマップ・データに展開し、RAM121に記憶する(S504)。RAM121に記憶されたビットマップ・データは、PCIcont119、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に転送する(S505)。

【0016】RAM101のビットマップ・データは、バスSW103、ビデオ・バス105を介して、圧縮/伸張ユニット107で圧縮し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される。

(S506) RAM101に記憶した圧縮ビットマップ・データを、バスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に、記憶する(S507)。HD116に記憶した圧縮ビットマップ・データを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に記憶される(S508)。RAM101に記憶された、HD116から読み込んだ圧縮ビットマップ・データは、バスSW103、ビデオ・バス105を介して、圧縮/伸張ユニット107で伸張し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される(S509)。

【0017】RAM101に記憶された、圧縮/伸張ユニット107で伸張されたビットマップ・データは、バスSW103、IOバス106、ビデオ出力I/F109、プリンタ画像処理114を介して、プリンタ3でプ

リントされる(S510)。

【0018】図6に、電子ソート・コピーおよびPDLプリントのタイミング・チャートを示す。この図において、『スキャン』は、Tsの繰り返しタイミングで、Copy 1、Copy nのデータをRAM101に取り込んでいる様子を示している。『圧縮及びHD書き込み』は、RAM101への取り込み完了後に、そのスキャン・データの圧縮開始から、HD116の書き込み完了までの処理時間を示している。『HD読み出し及び伸張』は、HD116からの読み出し開始から、読み出した圧縮されているデータを伸張し、RAM101に展開完了するまでの時間を示している。『プリント』は、RAM101上に展開されたデータをプリンタに出力する期間を示している。

【0019】『PDLデータ転送』は、アクセラレータ6からMFPコントローラに、PDLを解析して展開されたビットマップ・データを転送する時間を示している。『PDLデータ圧縮HD書き込み』は、MFPコントローラが転送されたビットマップ・データを圧縮し、HDに書き込むまでの時間を示している。ここにおいて、『スキャン』、『プリント』を除く、それぞれは、図3におけるPCIバス4、IOバス106等を介して実行される処理である。したがって、この図においては、『PDLデータ転送』、すなわち、PDLデータのデータ量に比べて非常に多量と成るビットマップ・データのアクセラレータ6からMFP1へのデータ転送を、『HD読み出し及び伸張』の処理完了から開始された場合を示している。

【0020】この図に示すように、電子ソート・コピーのみの場合、1ページのスキャン周期の間に、スキャン画像の圧縮、HD記憶、HD読み出し、伸張、それぞれの処理をシーケンスに実行することが可能になり、時間ロスの無い電子ソート・コピーの処理を実現している。

【0021】

【発明が解決しようとする課題】しかしながら、図6において示すように、電子ソート・コピー中に、PDLプリントの実行制御がされた場合、すなわち2つの処理が競合した場合、『圧縮及びHD書き込み』、『HD読み込み及び伸張』、『PDLデータ転送』、『PDLデータ圧縮HD書き込み』の合計時間が、1ページのスキャン周期の間に収まらない。図6で示した例では、この合計時間が、スキャン周期Tsに対し、 $Ts + \alpha$ となっている。これは、解析されて展開されたPDLデータ、すなわち、ビットマップ・データのデータ量が多量となり、そのデータ転送に多くの時間を要することに起因している。

【0022】このことは、電子ソート・コピー中には、PDLの展開したデータを受信完了後に圧縮して直ちにHDに記憶することができないことを意味している。この場合には、電子ソート・コピーが終了した後に、PD

Lの展開したデータを圧縮してHDに記憶するか、あるいは、電子ソート・コピー処理を優先した場合に、単独処理に比べてPDLプリントの処理速度が低下することになる。

【0023】図6に示すような電子ソート・コピーとPDLプリントの処理時間関係がある場合、そしてPDLプリントすべきデータが処理の重いデータである場合、PDLの1ページ目のプリントに時間がかかる場合が生じたり、周期的なプリント出力が、途中で途切れるようなことが生じ、ユーザーから見た場合にプリントに要するトータル時間が増加し、業務上にロスを生じさせるという問題がある。

【0024】本発明は、このような問題に鑑みてなされたもので、その目的とするところは、電子ソート・コピー中であってもPDLプリントの処理を効率的に高速に実行する、すなわち、PDLプリントの高速処理のために設けられた外部プリント・コントローラを備えているMFPにおいて、電子ソート・コピー中であっても高速にPDLプリントを実行可能なマルチ・ファンクション周辺装置、該装置用外部コントローラ、およびこれらの制御方法を提供することにある。

【0025】

【課題を解決するための手段】本発明は、このような目的を達成するために、請求項1に記載の発明は、スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置において、さらに、前記メイン・コントローラにバス接続され、プリント機能における信号処理を行う外部プリント・コントローラを備え、前記外部プリント・コントローラは、内部の信号処理において展開したビットマップ画像データを圧縮して、圧縮したビットマップ画像データを前記メイン・コントローラに前記バス接続を介して転送し、前記メイン・コントローラは前記外部プリント・コントローラから前記圧縮したビットマップ画像データを受けてこれを伸張し、圧縮解除されたビットマップ画像データに基づいて前記プリンタ部を制御することを特徴とするものである。

【0026】また、請求項2に記載の発明は請求項1に記載のマルチ・ファンクション周辺装置であって、前記メイン・コントローラは内部に、信号を圧縮し、そして圧縮された信号を伸張する機能部を備え、前記外部プリント・コントローラは前記メイン・コントローラと同様の構成であることを特徴とするものである。

【0027】また、請求項3に記載の発明は請求項1に記載のマルチ・ファンクション周辺装置であって、前記メイン・コントローラは内部に、ネットワークと接続するネットワーク・インターフェース部を備え、前記外部プリント・コントローラは前記メイン・コントローラと

同様の構成であることを特徴とするものである。

【0028】また、請求項4に記載の発明は、スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置に付加される外部プリント・コントローラであって、前記外部プリント・コントローラは、前記メイン・コントローラにバス接続され、プリント機能における信号処理において展開したビットマップ画像データを圧縮して、圧縮したビットマップ画像データを前記メイン・コントローラに、前記バス接続を介して転送することを特徴とするものである。

【0029】また、請求項5に記載の発明は請求項4に記載の外部プリント・コントローラであって、信号を圧縮し、そして圧縮された信号を伸張する機能部を備えた前記メイン・コントローラと同様の構成を、前記外部プリント・コントローラは備えることを特徴とするものである。

【0030】また、請求項6に記載の発明は、スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置における制御方法であって、前記マルチ・ファンクション周辺装置は、さらに、前記メイン・コントローラにバス接続され、プリント機能における信号処理を行う外部プリント・コントローラを備え、前記外部プリント・コントローラは、受けたデータをビットマップ画像データに展開する展開ステップ、前記展開ステップにおいて展開したビットマップ画像データを圧縮する圧縮ステップ、前記圧縮ステップで圧縮したビットマップ画像データを前記メイン・コントローラに前記バス接続を介して転送する転送ステップを備え、前記メイン・コントローラは、前記外部プリント・コントローラから前記圧縮したビットマップ画像データを受けてこれを伸張する伸張ステップ、前記伸張ステップで圧縮解除されたビットマップ画像データに基づいて前記プリンタ部を制御するプリンタ制御ステップを備えることを特徴とする。

【0031】また、請求項7に記載の発明は、スキャナ部、プリンタ部、前記スキャナ部と前記プリンタ部と接続され、スキャナ機能とプリンタ機能およびコピー機能等における信号処理を含む各種処理を実行するメイン・コントローラを備えたマルチ・ファンクション周辺装置に付加される外部プリント・コントローラにおける信号処理方法であって、前記外部プリント・コントローラは、受けたデータをビットマップ画像データに展開する展開ステップ、前記展開ステップにおいて展開したビットマップ画像データを圧縮する圧縮ステップ、前記圧縮ステップで圧縮したビットマップ画像データを前記メイ

ン・コントローラに前記バス接続を介して転送する転送ステップを備えることを特徴とする。

【0032】また、請求項8に記載の発明は請求項7に記載の外部プリント・コントローラの信号処理方法であって、前記外部プリント・コントローラは、さらにネットワークからデータを受ける受信ステップを備え、前記展開ステップは前記受信ステップで受信したデータに対して実行されることを特徴とする。

【0033】また、請求項9に記載の発明は、スキャナ、プリンタ、ネットワークに接続可能なコントローラであって、前記スキャナから入力される第1ビットマップ画像データを圧縮する第1圧縮回路と、前記ネットワークから受信したPDLコードを第2ビットマップ画像データに変換する変換部と、前記変換部が出力する第2ビットマップ画像データを圧縮する第2圧縮回路と、前記第1圧縮回路で圧縮された第1ビットマップ画像データをストレージ装置に書き込み、前記ストレージ装置から圧縮された第1ビットマップ画像データを読み出す第1アクセス手段と、前記第2圧縮回路で圧縮された第2ビットマップ画像データを前記ストレージ装置に書き込み、前記ストレージ装置から圧縮された第2ビットマップ画像データを伸張回路に供給すべく読み出す第2アクセス手段と、前記第1アクセス手段による前記ストレージ装置へのアクセス中に、前記第2アクセス手段による前記ストレージ装置への書き込み処理を割り込み実行する制御手段とを備えることを特徴とするものである。

【0034】また、請求項10に記載の発明は、請求項9に記載のコントローラであって、前記制御手段は、第Nページの第2ビットマップ画像データを前記ストレージ装置から読み出し後、後第N+1ページの第2ビットマップ画像データの書き込みを開始する前に、第2アクセス手段による前記ストレージ装置への書き込み処理を割り込み実行することを特徴とするものである。

【0035】また、請求項11に記載の発明は、スキャナ、プリンタ、ネットワークに接続可能なコントローラにおける画像処理方法であって、前記スキャナから入力される第1ビットマップ画像データを第1圧縮回路により圧縮する第1圧縮ステップ、前記ネットワークから受信したPDLコードを変換部により第2ビットマップ画像データに変換する変換ステップ、前記変換部が出力する第2ビットマップ画像データを第2圧縮回路により圧縮する第2圧縮ステップ、前記第1圧縮回路で圧縮された第1ビットマップ画像データをストレージ装置に書き込み、前記ストレージ装置から圧縮された第1ビットマップ画像データを読み出す第1アクセス・ステップ、前記第2圧縮回路で圧縮された第2ビットマップ画像データを前記ストレージ装置に書き込み、前記ストレージ装置から圧縮された第2ビットマップ画像データを伸張回路に供給すべく読み出す第2アクセス・ステップ、前記第1アクセス・ステップによる前記ストレージ装置へ

のアクセス中に、前記第2アクセス・ステップによる前記ストレージ装置への書き込み処理を割り込み実行する制御ステップを備えることを特徴とする。

【0036】また、請求項12に記載の発明は、請求項11に記載のコントローラにおける画像処理方法であって、前記制御ステップは、第Nページの第2ビットマップ画像データを前記ストレージ装置から読み出し後、後第N+1ページの第2ビットマップ画像データの書き込みを開始する前に、第2アクセス・ステップによる前記ストレージ装置への書き込み処理を割り込み実行することを特徴とする。

【0037】

【発明の実施の形態】（第1の実施例）本発明の実施例を図1に示す。1は、MFPコントローラ、2は、スキャナ、3は、プリンタを示し、1、2、3で、コピー機能、プリンタ機能、スキャナ機能等を有するMFPを構成している。MFPコントローラ1のみでは、高速のPDLプリントの処理能力が不足の場合は、PCIバス4を介して、外部にPDLアクセラレータ5を接続し、高速のプリンタに対応している。PDLアクセラレータ5は、内部に画像の圧縮ユニットを有する。

【0038】図7、図8、図9に、本発明を適用したB/W MFP実施形態の詳細を示す。

【0039】図7に、本発明を適用したB/W MFP実施形態の詳細構成を示す。本実施形態における電子ソート・コピーのフローは、図4に示したのと同様である。

【0040】図8を元にネットワークPDLプリントのフローを説明する。ネットワーク111に接続されたPC（記載せず）からプリントの操作が行われると（S801）、PDLプリント・データは、ネットワーク111、LANcont110、IOバス106、バスSW103を介して、RAM101に記憶し、RAM101データをバスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に、逐次記憶する（S802）。

【0041】HD116記憶されたPDLデータを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に取り込み、CPU104の処理により、PDLコードに展開し、RAM101に取り込む。

【0042】RAM101のPDLコードを、バスSW103、IOバス106、PCIcont112、PCIバス4、PDLアクセラレータ5のPCIcont119を介して、RAM121に転送する（S803）。

【0043】PDLアクセラレータ5では、RAM121のPDLコードをCPU120によりビットマップ・データに展開し、RAM121に記憶する（S804）。

【0044】RAM121に記憶したビットマップ・デ

ータは、圧縮ユニット140により圧縮してRAM121に記憶する。

【0045】RAM121の圧縮したビットマップ・データは、PCIcont119、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に転送する(S805)。RAM101に記憶した圧縮ビットマップ・データを、バスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に、記憶する(S806)。

【0046】HD116に記憶した圧縮ビットマップ・データを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に記憶する。

【0047】RAM101に記憶した、HD116から読み込んだ圧縮ビットマップ・データは、バスSW103、ビデオ・バス105を介して、圧縮/伸張ユニット107で伸張し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される(S807)。

【0048】RAM101に記憶された、圧縮/伸張ユニット107で伸張されたビットマップ・データは、バスSW103、IOバス106、ビデオ出力I/F109、プリンタ画像処理114を介して、プリンタ3でプリントされる(S808)。

【0049】以上において、従来、MFPコントローラでビットマップ・データの圧縮をしてHD116に書き込んでいたが、本実施形態では、外部プリント・コントローラ内の圧縮ユニットで圧縮し、圧縮して低減されたデータ量となったビットマップ・データを、PCIバスを介して転送するところにある。

【0050】図9に、電子ソート・コピー及びPDLプリントのタイミング・チャートを示す。この図において、『スキャン』は、Tsの繰り返しタイミングでCopy1、Copy nのデータをRAM101に取り込んでいる様子を示している。『圧縮及びHD書き込み』は、RAM101への取り込み完了後に、そのスキャン・データの圧縮開始から、HD116の書き込みまで処理時間を示している。『HD読み出し及び伸張』は、HD116からの読み出しから、圧縮されている伸張し、RAM101に展開完了するまでの時間を示している。『プリント』は、RAM101からプリンタに出力する期間を示している。

【0051】『圧縮PDLデータ転送』は、PDLアクセラレータ5からPDLの圧縮ビットマップ・データを転送する時間を示す。『圧縮PDLデータHD書き込み』は、PDLの圧縮ビットマップ・データをHDに書き込むまでの時間を示す。

【0052】このように、電子ソート・コピー中にPDLプリントの処理が競合した場合、『圧縮及びHD書き込み』、『HD読み込み及び伸張』、『圧縮PDLデー

タ転送』、『圧縮PDLデータHD書き込み』の合計時間を1ページのスキャン周期の間に収めることが可能となる。

【0053】図9では、スキャン周期Tsに対し、Ts- $\alpha$ となっている。これは、電子ソート・コピー中には、PDLの展開したデータを圧縮して、HDに記憶することができることになる。これは、PDL処理の重いデータの場合であっても、PDLの処理が、電子ソート・コピー中に可能なため、PDLの1ページ目のプリントに時間がかかることも無く、周期的なプリント出力が、途中で途切れるようなことも無く、ユーザーから見たトータルの時間のロスが生じることがないことを意味している。

【0054】(第2の実施形態)図10は、第2の実施形態におけるB/W MFP、そして外部PDLアクセラレータの詳細構成を示している。

【0055】この構成は、MFPコントローラ1の主要制御部分を1ChipコントローラASIC7にしたもので、PDLアクセラレータ5にも、この1ChipコントローラASIC7を流用したものである。

【0056】電子ソート・コピーの動作フローは、図7と同様である。

【0057】図8を使用して、本実施形態におけるネットワークPDLプリントのフローを説明する。

【0058】ネットワーク111に接続されたPC(記載せず)からプリントの操作が行われると(S801)、PDLプリント・データは、ネットワーク111、LANcont110、IOバス106、バスSW103を介して、RAM101に記憶し、RAM101データをバスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に、逐次記憶する(S802)。

【0059】HD116記憶されたPDLデータを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に取り込み、CPU104の処理により、PDLコードに展開し、RAM101に取り込む。

【0060】RAM101のPDLコードを、バスSW103、IOバス106、PCIcont112、PCIバス4、PDLアクセラレータ5の1ChipコントローラASIC7のPCIcont133、ビデオ・バス127、バスSW125を介して、RAM123に転送する(S803)。

【0061】PDLアクセラレータ5の1ChipコントローラASIC7では、RAM123のPDLコードをCPU126によりビットマップ・データに展開し、RAM123に記憶する(S804)。

【0062】RAM123に記憶したビットマップ・データは、バスSW125、ビデオ・バス127を介して圧縮/伸張ユニット129により圧縮し、ビデオ・バス

127バスSW125を介してRAM123に記憶する。RAM123の圧縮したビットマップ・データを、バスSW125、IOバス128、PCIcont133、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に転送する(S805)。

【0063】RAM101に記憶した圧縮ビットマップ・データを、バスSW103、IOバス106、PCIcont112、PCIバス4、HDcont115を介して、HD116に、記憶する(S806)。

【0064】HD116に記憶した圧縮ビットマップ・データを、HDcont115、PCIバス4、PCIcont112、IOバス106、バスSW103を介して、RAM101に記憶する。

【0065】RAM101に記憶した、HD116から読み込んだ圧縮ビットマップ・データは、バスSW103、ビデオ・バス105を介して、圧縮／伸張ユニット107で伸張し、ビデオ・バス105、バスSW103を介して、RAM101に記憶される(S807)。

【0066】RAM101に記憶された、圧縮／伸張ユニット107で伸張されたビットマップ・データは、バスSW103、IOバス106、ビデオ出力I/F109、プリンタ画像処理114を介して、プリンタ3でプリントされる(S808)。

【0067】上述の説明において、MFPコントローラ内のLANcont110がネットワークに接続されているとしていたが、PDLアクセラレータ内にもLANcont132を備えている。したがって、ネットワークをPDLアクセラレータ内のLANcont132に接続することにより、PDLプリント時におけるMFPコントローラの処理負担を軽減することが可能になる利点がある。この場合、LANcont132から入力したデータを、RAM123を介して最終的にHD116に格納することも可能である。しかし、PDLアクセラレータ5内にハード・ディスクを設け、このハード・ディスク内に入力したデータを一時保管することにより、MFPコントローラと競合する期間を低減し、全体としてより効率的な処理が可能になる。特に、MFP本体の購入後に取りつけられるケースが多いと想定されるPDLアクセラレータのような製品では、より高速なCPUが採用されることが多く、このような場合には、PDLアクセラレータでPDL処理を部分的に分担するのではなく、PDLアクセラレータのみで実行させる方が、全体としてより高速な処理となる。このことは、LANcont132が、MFP内のLANcont110よりもより高速伝送が可能な場合も同様である。

【0068】本発明では、B/WのMFPの2値画像について記載したが、多値画像及びカラーのMFPについても同様の効果がある。

【0069】本発明では、PCIバスを介したPDLア

クセラレータであったが、特定する必然性はない。

【0070】本発明を、PDLアクセラレータを例に取り説明したが、他の画像であっても、外部アクセラレータを有効に利用する上で、同様の効果があることは言うまでもない。

【0071】

【発明の効果】以上説明したように、本発明では、MFPに付加されたPDLアクセラレータ、すなわち、外部プリント・コントローラにおいて、PDLデータを解析して展開したビットマップ・データを、一旦圧縮してから、PCIバスを介して転送するようにしたため、圧縮しないビットマップ・データに対して圧縮したビットマップ・データ量を削減することになり、結果としてデータ転送量の削減され、転送時間を短縮することができた。このため圧縮及びHD書き込み、HD読み込み及び伸張、PDL圧縮データ転送、PDLデータ圧縮HD書き込みの合計時間を、1ページのスキャン周期の間に収めることを可能にしている。

【0072】また、MFPコントローラがコピー機能も実行している場合、コピー機能の処理において圧縮／伸張ユニットを使用するが、その処理と競合することなくしたため、コピー動作における圧縮処理と独立して、PDLビットマップ・データの圧縮処理が可能になり、重いPDLのデータの場合であっても、コピーのパフォーマンスを損ねることなく、また、コピーの処理中に、PDLの処理ができるため、ユーザーから見たPDLパフォーマンス劣化は、ほとんど確認できないようになった。

【0073】また、外部プリント・コントローラをメイン・コントローラと同様の構成とすることにより、メイン・コントローラにおけるハードウェアおよびソフトウェアの資源を有効利用して、外部プリント・コントローラを構成可能となり、また動作させることができる。

【0074】また、外部プリント・コントローラのPDLデータ処理能力がMFP本体よりも高い場合、外部プリント・コントローラがLANから直接PDLデータを入力することにより、より効率的で高速な処理が可能になる。

【図面の簡単な説明】

【図1】本発明を適用した実施形態を示し、外部プリント・コントローラとしてPDLアクセラレータの場合の構成を示す図である。

【図2】図1に従来例の構成を示す図である。

【図3】図2に示した従来例の構成の詳細を示す図である。

【図4】図3に示した従来例における電子ソート・コピーのデータ処理を説明するフローチャートである。

【図5】図3に示した従来例におけるネットワークPDLプリントの処理を示すフローチャートである。

【図6】図3に示した従来例におけるデータ処理を示す

タイミング・チャートである。

【図7】図1に示した本発明の実施形態の詳細な構成を示す図である。

【図8】図7に示した本発明の実施形態におけるネットワークPDLプリントのデータ処理を説明するフローチャートである。

【図9】本発明の実施形態におけるデータ処理を示すタイミング・チャートである。

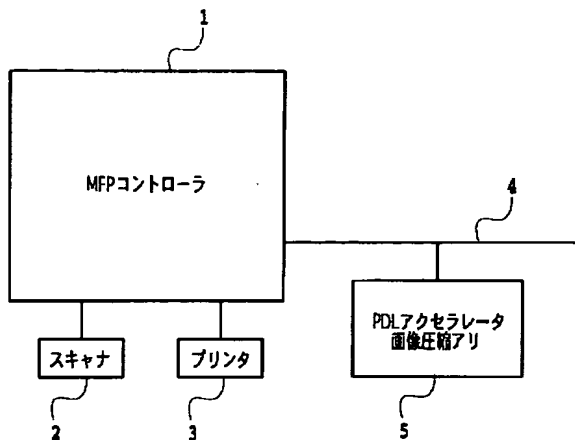
【図10】本発明を適用した第2の実施形態の構成の詳細を示す図である。

【符号の説明】

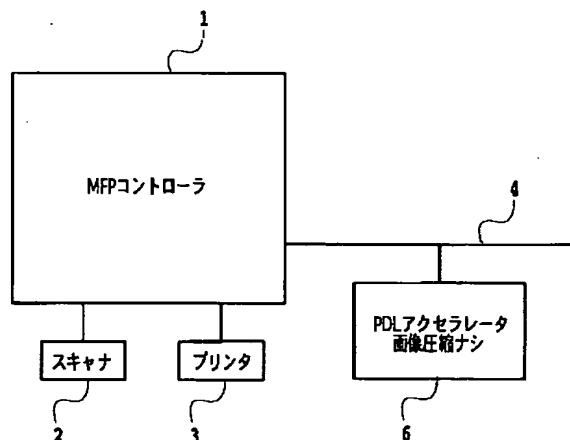
- 1 MFPコントローラ
- 2 スキャナ
- 3 プリンタ
- 4 PC Iバス
- 5 PDLアクセラレータ

- 6 PDLアクセラレータ（従来例）
- 7 ASIC
- 101、121、123 RAM
- 103、122、124 バスSW
- 104、120、126 CPU
- 105、127 ビデオ・バス
- 106、128 IOバス
- 107、129 圧縮／伸張ユニット
- 108、130 ビデオ入力I/F
- 109、131 ビデオ出力I/F
- 110、132 LANcont
- 111 ネットワーク
- 112、119、133 PCIcont
- 113 スキャナ画像処理
- 114 プリンタ画像処理
- 140 圧縮／伸張ユニット

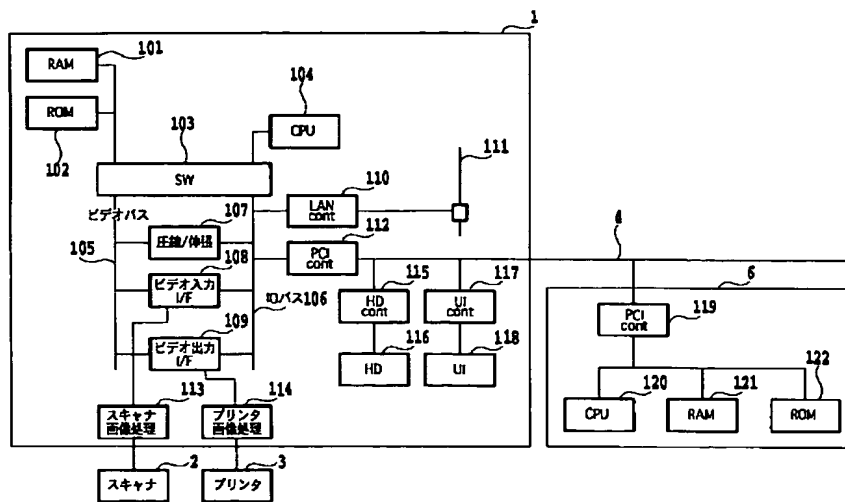
【図1】



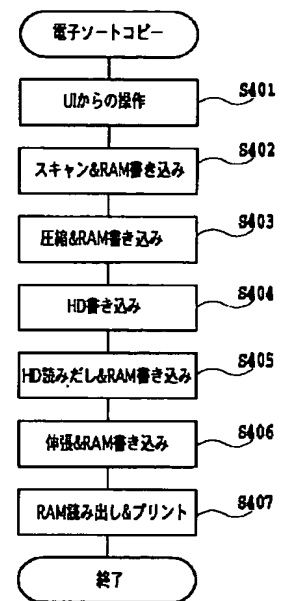
【図2】



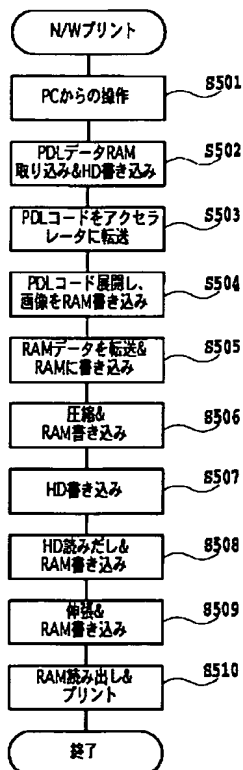
【図3】



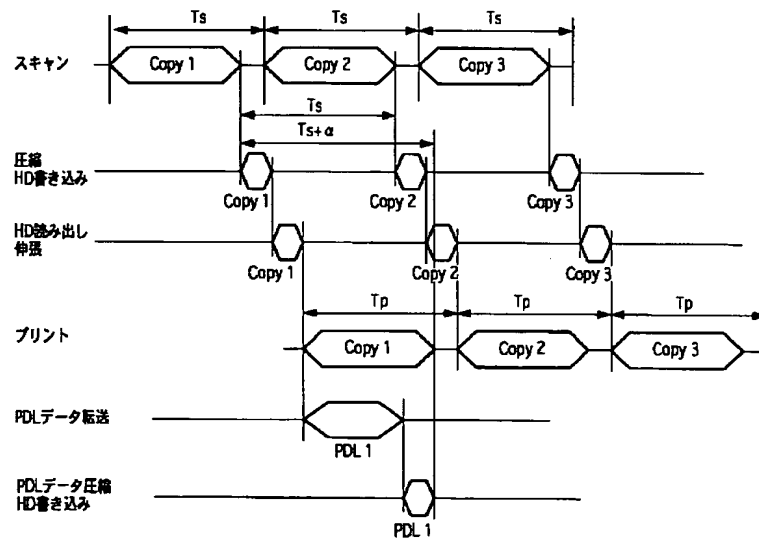
【図4】



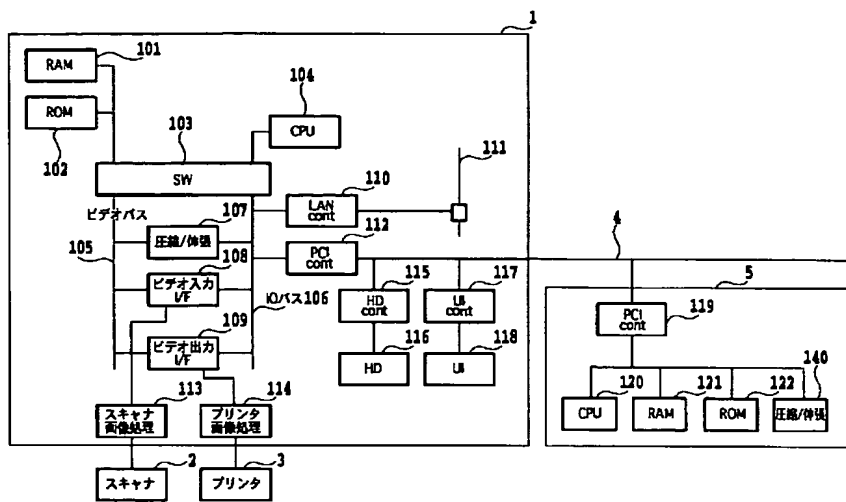
【図5】



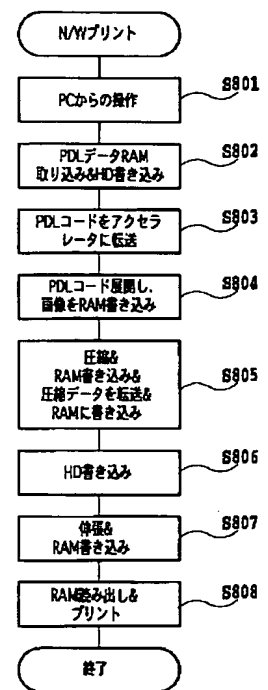
【図6】



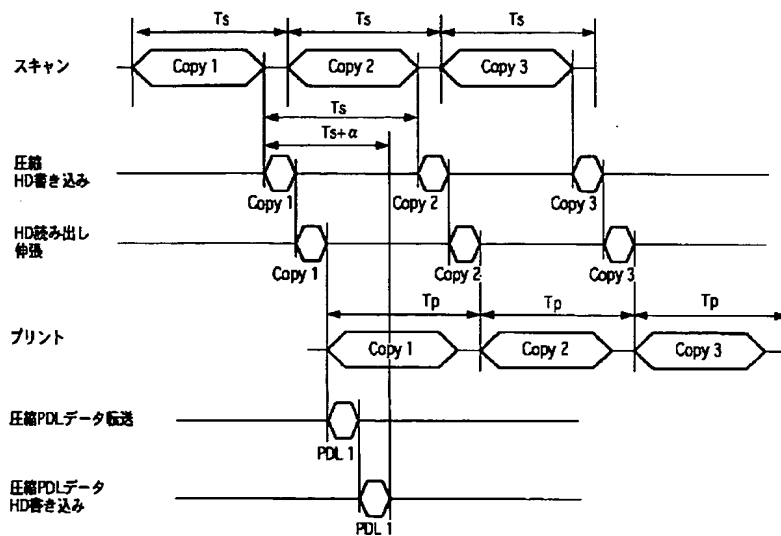
【図7】



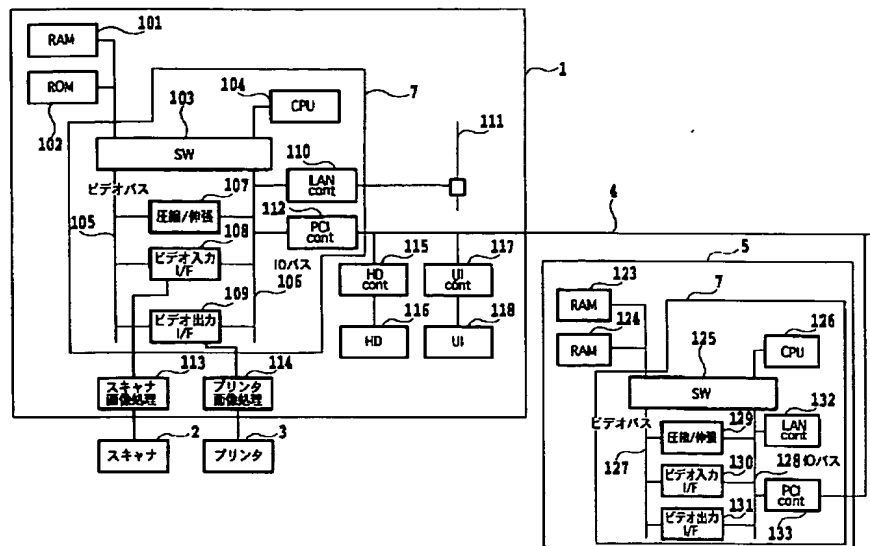
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 5B021 AA01 BB02 BB12 CC08 QQ04  
5C062 AA05 AA35 AB40 AB42 AC22  
AC25 AC48 AE01 AE07 BA04